

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-28657

(43)公開日 平成5年(1993)2月5日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 20/14	3 4 1 B	8322-5D		
20/10	3 5 1 Z	7923-5D		
20/14	3 5 1 A	8322-5D		

審査請求 未請求 請求項の数7(全 14 頁)

(21)出願番号 特願平3-184522

(22)出願日 平成3年(1991)7月24日

(71)出願人 000005821

松下電器産業株式会社
大阪府門真市大字門真1006番地

(72)発明者 島田 敏幸

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 青木 和弘

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 倉橋 章

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

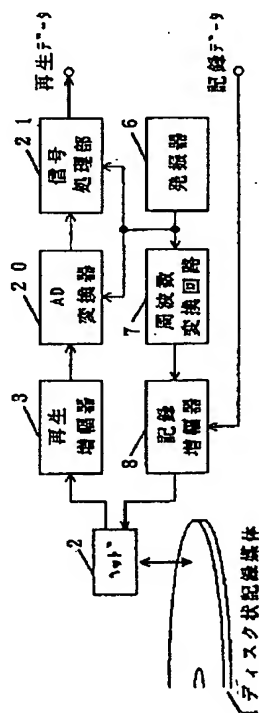
(74)代理人 弁理士 松田 正道

(54)【発明の名称】 デジタル記録再生装置

(57)【要約】

【目的】 ゾーン分割記録を行うタイプのデジタル記録再生装置においてゾーン切り換えに高速に実現する。

【構成】 最外周ゾーンのチャンネルクロックの周波数に等しいか或は若干高い特定の周波数の発振器6と、その出力をサンプリングクロックとして再生信号をサンプリングするアナログーデジタル変換器20と、アナログーデジタル変換器20の出力をもとにデータ識別を行う信号処理部21と、発振器6の出力から当該ゾーンのチャンネルクロックを生成する周波数変換回路7とを備えることによって、再生信号を全てのゾーンにわたって固定の周波数でサンプリングし、デジタル信号処理でデータ識別を行うことにより、記録再生時に起こるゾーン変化による転送レート切り替えに高速かつ安定に対応する。



【特許請求の範囲】

【請求項 1】 ディスク状記録媒体と、前記ディスク状記録媒体にデジタル信号を記録再生するヘッドと、再生時に前記ヘッド出力を検出して増幅する再生増幅手段と、前記再生増幅手段の出力を特定の周波数のサンプリングクロックでサンプリングして出力するアナログーデジタル変換手段と、前記アナログーデジタル変換手段の出力を処理して再生信号のデータ識別を行う信号処理手段と、前記特定のサンプリングクロックを発振出力する発振手段と、前記発振手段の出力を適当な周波数に変換して出力する周波数変換手段と、前記周波数変換手

段の出力を記録データクロックとして前記ヘッドを駆動してデジタル信号の記録を行う記録増幅手段とを備えたことを特徴とするデジタル記録再生装置。

【請求項 2】 ディスク状記録媒体の記録領域はディスク半径方向に対して実質上等間隔に複数のゾーンに分割され、最外周ゾーンを第 1 ゾーンとして第 N ゾーンの転送レートが自然数 M1、M2 及び M3 によって (数 1) に示す有理数比の関係であることを特徴とする請求項 1 記載のデジタル記録再生装置。

【数 1】

$$\text{第 } N \text{ ゾーンの転送レート} = \frac{M1 - N \cdot M2}{M3}$$

【請求項 3】 特定のサンプリングクロックは (数 1) において $N = 0$ とした場合の転送レートに対応した周波数であることを特徴とする請求項 2 記載のデジタル記録再生装置。

【請求項 4】 信号処理手段は、アナログーデジタル変換手段の出力の複数の連続する値から再生信号の識別点時刻とサンプリング時刻との相対的時間関係を計算する位相計算手段と、前記位相計算手段出力から再生クロック成分を再生して出力するデジタル位相同期ループと、前記デジタル位相同期ループ出力で表される打ち抜き点位置と前記位相計算手段出力で表される識別点位置から識別データを判定して出力するデータ判定手段とを備え、前記デジタル位相同期ループの位相分解能が全てのゾーンにわたって一定となるように前記位相計算手段の分解能及びデジタル位相同期ループの自走周波数を設定することを特徴とする請求項 1 記載のデジタル記録再生装置。

【請求項 5】 信号処理手段は、アナログーデジタル変換手段の出力の複数の連続する値から識別点時刻とサンプリング時刻との相対的時間関係を同時に異なる 2 つのゾーンの転送レートに合わせて計算して出力する位相計算手段と、前記位相計算手段出力である 2 つの識別点位相情報から各々再生クロック成分を再生して出力する 2 つのデジタル位相同期ループと、前記 2 つのデジタル位相同期ループの位相誤差変化を検出して変化の大小を判定して小さい方のデジタル位相同期ループに該当するゾーンを指示出力するゾーン判定手段とを備えていることを特徴とする請求項 1 記載のデジタル記録再生装置。

【請求項 6】 信号処理手段のデータ判定手段は、前記ゾーン判定手段で指示された一方のデジタル位相同期ループ出力で表される打ち抜き点時刻と、これに対応する前記一方の位相計算手段出力である識別点位置から再生信号のデータ識別を行って出力する機能を有することを特徴とする請求項 5 記載のデジタル記録再生装置。

【請求項 7】 各ゾーンの記録トラックは複数のセクタ

ーにセクター分割されかつ各々のセクターのフォーマットは同一でアドレス部及びデータ部に分けられ、前記周波数変換手段の周波数切り換え時間はこのセクターアドレス部の再生所用時間と同等以下であることを特徴とする請求項 1 記載のデジタル記録再生装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はディスク状媒体にデジタル信号を記録再生するデジタル記録再生装置に関するものであり、特にディスクの記録領域を複数のゾーンに分割し、各ゾーンに応じて転送レートを変化させるゾーン分割記録方式のデジタル記録再生装置に関するものである。

【0002】

【従来の技術】 近年、デジタル記録再生装置は固定ディスク装置や光ディスク装置に見られるように、高記録容量化を図る研究開発が盛んであり、種々の記録フォーマットや変調方式に応じた信号処理方式が開発されている。

【0003】 一般に、ディスク状記録媒体を用いたデジタル記録再生装置ではアクセス時間の観点から、ディスク本体が毎分 1800 から 3600 回転といった角速度を一定にして駆動されるため、記録再生の転送レートを一定にした場合には外周部の記録密度が低くなり記録効率が悪い。これを解決する手段として、ディスク上の記録領域を複数のゾーンに分けて、各ゾーンを大きさは同一であるが異なる数のセクターに分けて記録再生を行うことにより、外周部においては転送レートを増加させて実質的に全記録領域にわたって線記録密度をほぼ一定とすることにより記録容量を増大させるゾーン分割記録方式を採用した装置開発が盛んである。

【0004】 このゾーン分割数及び各ゾーンのセクター数については個々の装置の設計事項であるが、理想的には線記録密度が許容される限り高くかつ全記録領域にわたって一定になるように設計すれば良いため、ゾーン分割数が多いほど効率のよい装置が得られる。

【0005】このようなゾーン分割方式を採用する際の重要な点として、いかにして各ゾーンに応じた精度良い記録クロック信号を生成するか、各ゾーンに応じた再生信号のデータ識別をゾーンの変化に応じていかに効率良く実現するか、さらに記録再生を複数のゾーンにまたがって行う場合にいかにスムーズにゾーン切り換えを行うか、といったことがあげられ、記録フォーマットの設計においても記録再生手段の性能を充分考慮する必要がある。

【0006】以下図面を参照しながら、上記した従来のデジタル記録再生装置の一例について説明する。

【0007】図8は従来のデジタル記録再生装置の構成図である。図9はその記録フォーマットを示し、図10は図8の要部詳細図である。図8において、1はディスク状記録媒体である。2はヘッド、3は再生増幅器、4は2値化回路、5はデータ識別回路、6は発振器、7は周波数変換回路、8は記録増幅器である。図10において9はスイッチ、10及び16は位相比較器、11及び17は低域濾波器、12は加算器、13及び18は電

圧制御発振器、14はデータ判定器、15及び19は分周器である。同図において、スイッチ9と、位相比較器10と、低域濾波器11と、加算器12と、電圧制御発振器13と、データ判定器14とでデータ識別回路5を構成する。さらに、分周器15及び19と、位相比較器16と、低域濾波器17と、電圧制御発振器18とで周波数変換回路7を構成する。以上のように構成されたデジタル記録再生装置について、以下その動作について説明する。

【0008】まず図9に示すようにディスク状記録媒体1上の記録領域はその外周部を第1ゾーン、内周部を第4ゾーンとするように合計4ゾーンに分けられており、各ゾーン内周側の半径をR1、R2、R3及びR4として、その幅は各々等しく設定されており、M1、M2、M3を自然数として、第Nゾーンの内周側半径は(数2)のようになっている。

【0009】

【数2】

$$R1 = R1 \cdot M1 / M3$$

$$R2 = R1 - R1 \cdot M2 / M3 = R1 \cdot (M1 - 1 \cdot M2) / M3$$

$$R3 = R2 - R1 \cdot M2 / M3 = R1 \cdot (M1 - 2 \cdot M2) / M3$$

$$R4 = R3 - R1 \cdot M2 / M3 = R1 \cdot (M1 - 3 \cdot M2) / M3$$

【0010】したがって、ゾーン1の転送レートを毎秒D1ビットとしたときに、各ゾーンの転送レートを(数3)のように設定することにより、線記録密度を全てのゾーンにわたってほぼ一定としている。

【0011】

【数3】

$$D2 = D1 \cdot R2 / R1 = D1 \cdot (M1 - 1 \cdot M2) / M3$$

$$D3 = D1 \cdot R3 / R1 = D1 \cdot (M1 - 2 \cdot M2) / M3$$

$$D4 = D1 \cdot R4 / R1 = D1 \cdot (M1 - 3 \cdot M2) / M3$$

【0012】図8において発振器6は上記D1の転送レートに対応する記録データの書き込みクロックであるチャンネルクロックの周波数を発振する発振器である。この転送レートに対応した実際のチャンネルクロックの周波数は記録再生に用いられる変調方式によって定まるものである。図10において、分周器15は発振器6の出力をM3分周して出力する。位相比較器10は分周器15の出力と、分周器19の出力の位相差を検出して出力し、低域濾波器11は位相比較器10の出力を低域濾波して出力する。電圧制御発振器13は低域濾波器11の出力電圧に比例した周波数で発振する発振器である。分周器19は電圧制御発振器18出力を(M1-N・M2)分周して出力する。ここで、位相比較器16、低域濾波器17、電圧制御発振器18及び分周器19とで位相同期ループを構成しており、位相同期状態で分周器19

出力周波数は分周器15の出力の周波数に等しい。即ち、周波数変換回路7の出力である電圧制御発振器18の出力の周波数は該当するゾーンの転送レートである(数3)に対応した周波数になる。

【0013】以上の動作により得られるチャンネルクロック信号は、記録時には記録データのクロック信号として使用され、該当するゾーン番号に応じて分周器19の分周比を変化させてその周波数が変更され出力される。記録増幅器8はこの電圧制御発振器18出力をもとにして記録データに応じてヘッド2を駆動し、ディスク記録媒体1に記録を行う。このチャンネルクロック信号はまた、再生時の位相同期ループの自走周波数の安定化のためにも用いられる。再生時には、ヘッド2により検出されたディスク記録媒体1上の記録情報が再生増幅器3で増幅される。再生増幅器3の出力はアナログ信号であり、これは2値化回路4で2値信号に変換される。図10において、スイッチ9はデータの再生時に2値化回路4出力を選択するが、再生開始前には周波数変換回路7の出力を選択して出力し、位相比較器10はスイッチ9の出力と電圧制御発振器13の出力との位相差を検出して出力し、この位相差は低域濾波器11で低域濾波される。加算器2は低域濾波器11に該当ゾーンの転送レートに応じた電圧信号V_{vco}を加算して出力し、電圧制御発振器13は加算器12の出力に比例した周波数で発振出力する発振器である。この場合、位相比較器10、

低域濾波器 11、加算器 12 及び電圧制御発振器 13 とで加算器 12 の一方の入力である V_{vco} の値によって自走周波数が制御される位相同期ループを構成しており、スイッチ 9 の出力のクロック成分に同期した信号が再生クロック信号として電圧制御発振器 13 の出力に得られる。ここで、スイッチ 9 は再生信号が得られる以前にはチャンネルクロックを選択出力しているため位相同期ループはこのチャンネルクロックに同期状態にあり、再生信号が得られたときに 2 値化回路 4 の出力を選択出力するので、位相同期ループの同期引き込み動作は速やかに行われ、クロック再生の動作不良が防止される。データ判定器 14 は前記再生クロック信号を打ち抜きクロックとし、スイッチ 9 の出力をデータ入力とする D-フリップフロップであり、2 値化データの前記再生クロック信号への同期化を行い識別データとして出力することになる。

【0014】

【発明が解決しようとする課題】ところで、このようなゾーン分割記録方式では記録再生するゾーンが変化した時に周波数変換回路 7 の周波数切り換えが必要である。記録再生の最小単位はゾーン内の各トラックをセクター分割したアドレス部と記録再生のデータ部よりなるセクターであり、再生時にはデータ識別の位相同期ループはアドレス部の再生及びデータ部の再生いずれに対しても同期引き込み動作が必要なため、該当ゾーンのチャンネルクロックが該当セクターを再生する以前に与えられている必要がある。記録時にはその目的セクターのアドレス再生をした後にデータの記録を行うため、周波数切り換え速度の重要度は再生時よりも低い、この場合は記録データのクロックそのものを生成することになるため、その信号品質を表すジッターは充分小さい必要がある。

【0015】しかし、このゾーン切り換えに伴う周波数変換回路 7 の周波数切り換えに要する時間は周波数変換回路 7 内の位相同期ループの周波数帯域が広い程小さく良いが、ジッターは大きくなるという矛盾する特性を有している。従って、上記従来のような構成では、周波数切り換えに要する時間が大きく、この切り換え期間中は記録再生を行わない、或は周波数変換回路 7 を 2 つ設けて、次に予想されるゾーンに対応した周波数のチャンネルクロックを予め生成しておくといった方法をとっていた。

【0016】しかしながらこのような方法は、制御を複雑にしさらに回路規模を大きくするという課題を有していた。

【0017】本発明は上記従来からのデジタル記録再生装置の課題に鑑み、高安定で再生時の周波数変換が非常に高速なデジタル記録再生装置を提供するものである。

【0018】さらに再生前に必要であった位相同期ループへのチャンネルクロックの入力へを不要にして性能向

上を図るものである。

【0019】

【課題を解決するための手段】本発明のデジタル記録再生装置は、ディスク状記録媒体と、前記ディスク状記録媒体にデジタル信号を記録再生するヘッドと、再生時に前記ヘッド出力を検出して増幅する再生増幅器と、前記再生増幅器出力を特定の周波数のサンプリングクロックでサンプリングして出力するアナログーデジタル変換手段と、前記アナログーデジタル変換手段の出力を処理して再生信号のデータ識別を行う信号処理手段と、前記特定のサンプリングクロックを発振出力する発振手段と、前記発振手段の出力を適当な周波数に変換して出力する周波数変換手段と、前記周波数変換手段の出力を記録データクロックとして前記ヘッドを駆動してデジタル信号の記録を行う記録増幅手段とを備えたデジタル記録再生装置である。

【0020】

【作用】本発明は、上記した構成によってデータ識別を固定サンプリングによるデジタル信号処理で行い、このサンプリング周波数を全てのゾーンにわたって一定のものとするることにより、高安定で切り替え時間の不都合なデータ識別を実現できる。

【0021】同様に、再生信号処理にチャンネルクロックの入力が不要であるため、記録時の周波数変換手段によるチャンネルクロックの生成に対して周波数切り換え時間にアドレス部の読み取り時間分の余裕を得、記録途中にゾーン切り換えが必要であっても、記録再生を連続的に行うことが可能となる。

【0022】また、この固定サンプリングの周波数を最外側のゾーンの転送レートよりも若干高くすることにより、信号処理手段の簡略化を図るものである。

【0023】

【実施例】以下本発明の実施例のデジタル記録再生装置について、図面を参照しながら説明する。

【0024】図 1 は本発明の一実施例におけるデジタル記録再生装置の基本構成を示すものである。図 2 はその記録フォーマット、図 3 は図 1 の第 1 の要部詳細図、図 4 及び図 5 はその動作説明のための信号波形図である。

【0025】図 1 において、20 はアナログーデジタル変換器、21 は信号処理部である。図 3 において 22 は位相計算器である。23 は零交差変換器、24 及び 34 は遅延器、25 は位置計算 ROM、26 は掛算器、27 は零交差検出器、28 はデジタル位相同期ループ、29 は減算器、30 はスイッチ、31 は低域濾波器、32 は数値制御発振器、33 は加算器、35 はデータ判定器である。以上の各構成要素について図 8 及び図 10 の従来例と同一の機能を有するものは同一の番号を付与してその説明を省略する。

【0026】以上のように構成されたデジタル記録再

生装置について、以下図1、図2、図3、図4及び図5を用いて、その具体的な構成並びにその動作を説明する。

【0027】まず、図2に示す記録フォーマットは基本的に従来例と同一であり、図1における周波数変換器7の動作もまた動作周波数及び分周比の関係を除いて従来例と同一である。したがって各ゾーンの転送レートは

(数3) で与えられるが、相違点は最外周のさらに外側に仮想の第0ゾーンを考え、その時の転送レート毎秒D0ビットに対応するチャンネルクロック周波数を発振器6の発振周波数とすることにある。この時、第0ゾーンに対する図10の分周器15及び19に対応する分周比は(M3+1)及び(M1+1)であり、各ゾーンに対応する転送レートは、(数4) で与えられる有理数比になる。

【0028】

【数4】

$$D1 = D0 \cdot M1 / (M3 + 1)$$

$$D2 = D0 \cdot (M1 - 1 \cdot M2) / (M3 + 1)$$

$$D3 = D0 \cdot (M1 - 2 \cdot M2) / (M3 + 1)$$

$$D4 = D0 \cdot (M1 - 3 \cdot M2) / (M3 + 1)$$

【0029】チャンネルクロックをこのように与えても、発振器6の周波数が従来例に比べて(M3+1)/M3倍であるので各ゾーンの転送レートは同一である。

【0030】再生時には、まず、アナログ→デジタル変換器20は再生増幅器3の出力を前記仮想的な第0ゾーンの転送レートに対応するチャンネルクロックの周波数のサンプリングクロックでサンプリングし、デジタル信号に変換して出力する。信号処理部21はアナログ→デジタル変換器20の出力を入力として、デジタル信号処理により、データ識別を行ってその結果を出力する。この方法では、固定周波数のサンプリングクロックで再生信号をサンプリングすることにより、データ識別が可能である(例えば、島田、他、「光磁気ディスク装置のデジタルデータ識別について」(電子情報通信学会、第3回デジタル信号処理シンポジウム、熱海、1989年10月)参照)。図4はその動作説明のため

$$\phi_s = 2\pi \cdot \frac{DN}{D0} = 2\pi \cdot \frac{M1 - (N - 1) \cdot M2}{M3 + 1}$$

【0036】掛算器26は零交差点の位置を0ラジアンとした時のS2のサンプリング時刻の時間位置を位相値 ϕ_i ラジアンとして(数8)のように(数6)に(数

$$\frac{S2}{S2 - S1} \cdot \phi_s = 2\pi \cdot \frac{M1 - (N - 1) \cdot M2}{M3 + 1} \cdot \frac{S2}{S2 - S1}$$

【0038】以上のように、位相計算器22は零交差変換器23と、遅延器24と、位置計算ROM25と、掛

の信号波形図であり、光ディスク装置において(2、7)NRZ変調を記録再生に用いた例が示されており、再生信号の正のピーク点が記録符号の1に対応し、他の点が0に対応するようにデータ識別される。まず、図4(b)に示すように再生信号はアナログ→デジタル変換器20によって(a)に示すような発振器6の出力をサンプリングクロックとしてサンプリングされる。零交差変換器23はサンプリングされた結果の差分をとり、(c)のように出力する。したがって、零交差変換器23の出力の零交差点が符号1として識別される点に対応する。遅延器24は零交差変換器23の出力を1サンプリングクロック分遅延して出力し、零交差検出器27は遅延器24の入出力を各々S1及びS2とすれば、(d)に示すような検出結果Detを(数5)に従って出力する。

【0031】

【数5】

$$Det = \begin{matrix} S1 \leq 0 \text{ かつ } S2 > 0 \text{ の時、} & 1 \\ \text{上記以外の時、} & 0 \end{matrix}$$

【0032】位置計算ROM25は読みだし専用メモリであり、零交差変換器23の出力であるS2と遅延器24の出力であるS1をアドレス入力として、図4(c)に示すようにサンプリング間隔を1、零交差点の位置を0としてS2のサンプリング時刻の位置を直線近似して(数6)を実現するデータを出力する。

【0033】

【数6】

$$S2$$

$$S2 - S1$$

【0034】ここで、再生信号のクロック再生の基準時間間隔はチャンネルクロックの間隔であるのでこれを 2π ラジアンとする。この時、サンプリング間隔は全てのゾーンにおいて一定であるが、チャンネルクロックは異なっており、第Nゾーンにおけるサンプリング間隔 ϕ_s ラジアンは(数7)で表される。

【0035】

【数7】

7)の ϕ_s を乗じて出力する(図4(e))。

【0037】

【数8】

算器26と零交差検出器27とで構成され、識別点検出結果Det及び識別点位相である ϕ_i を出力する。これら

はデジタル位相同期ループ28に出力される。デジタル位相同期ループ28は減算器29と、スイッチ30と、低域濾波器31と、加算器33と遅延器34で構成される数値制御発振器32とで構成されており、まず、減算器29は ϕ_i 及び再生クロック位相信号 ϕ_r の差を出力する位相比較器であり、スイッチ30はDetが1の時に減算器29の出力を出力し、0の時に解放状態である。低域濾波器31はスイッチ30の出力を低域濾波して出力する。今、図5(a)に示すようにサンプリングクロックの周波数が当該ゾーンのチャンネルクロックと等しい場合の再生信号のクロック成分は、記録再生により発生する緩やかな時間軸変動を無視すると、図5

(b)に示すようにほぼサンプリングクロックに同期したものとなる。しかしながら、このサンプリング周波数はチャンネルクロックよりも全てのゾーンにおいて高くチャンネルクロック間隔が 2π ラジアン位の位相値として定義されるため、再生信号のクロック成分である ϕ_r は図5(c)～(f)に示すように変化する。加算器33は低域濾波器31の出力と遅延器34の出力とゾーンに対応した定数として $(2\pi - \phi_s)$ を加算して法を 2π とする剰余を出力する。遅延器34は加算器33を1クロック遅延して出力する。したがって、加算器33と遅延器34で構成される数値制御発振器32の自走周波数はチャンネルクロックの周波数と等しくなる。即ち、デジタル位相同期ループ28の自走周波数はチャンネルクロックの周波数であり、各ゾーンに対する周波数切り換えは $(2\pi - \phi_s)$ で設定できることになり、極めて高速な切り換えが可能である。零交差検出結果Detによって零交差点が発生したときに計算される ϕ_i がスイッチ30の動作によって位相同期ループ28に入力され、再生クロック位相信号 ϕ_r が遅延器34の出力に得られる。即ち、デジタル位相同期ループ28は零交差検出器27の出力Detが1であった時に掛算器26の出力を有効として、これを補間、低域濾波する形で図4(f)のように再生クロック信号を出力する。データ判定器35は再生クロック位相信号に示される打ち抜き点の発生(図4(g))の都度、その発生を図4(h)で示されるように再生クロック出力Coutを1として、それ以外の時を0として出力し、その打ち抜き点位置で示されるウィンドウ内にDet=1で示される識別点が入っているかどうかを判定し、図4(i)で示されるように、入っている場合に1、入っていない場合に0を識別データ出力Doutとして出力することになる。(2, 7)変調では、デジタル信号処理によるデータ識別におけるサンプリング周波数の最低値はそのチャンネルクロックの周波数であるが、この場合には記録再生の緩やかな時間軸変動を考慮すれば、打ち抜き点の個数がサンプリングの個数よりも大きくなる場合があり、その出力Coutは1ビットでは表現できなくなって回路規模が大きくなるという問題点を有するが、本実施例においてはそのサンプ

リングクロックの周波数は最外周ゾーンのチャンネルビットよりも僅かに高い周波数であるので、この問題は回避される。

【0039】以上のように本実施例のデジタル記録再生装置によれば、再生信号を固定のサンプリングクロックでサンプリングし、デジタル信号処理でデータ識別を行う信号処理部を設けることにより、再生時の転送レートの切り替えについてはデジタル位相同期ループの自走周波数切り換えを行えば良いため、高速にかつ安定に転送レートの変更を行うデータ識別装置を提供することができる。なお、零交差変換器には2回差分としたり、正確な零交差でなく記録再生特性に応じて若干のしきい値補正を加える等の付加機能を有してもよく、記録再生の変調方式に応じて種々の形式が可能である。

【0040】つぎに図6は図1の信号処理部21の第2の詳細図であり、図において36は掛算器、37は位相計算器、38は第2のデジタル位相同期ループ、39はゾーン判定器、40はスイッチである。一般に、ヘッド2のディスク状記録媒体1に対する概略の位置は装置のコントローラが知ること容易であるので、記録再生動作時において目的セクターへのアクセス後の再生信号の属するゾーンは概ね2つのゾーンの内のいずれであるかを判断すればよいことになる。図6において掛算器36の乗数は掛算器26で設定される第1の予想ゾーンの乗数に対して第2の予想ゾーンに設定される。デジタル位相同期ループ28は自走周波数が前記第1の予想ゾーンに設定されており、デジタル位相同期ループ38は自走周波数が前記第2の予想ゾーンに設定されている点を除いてデジタル位相同期ループ28と同一の動作を行う。したがって、再生信号の当該ゾーンに当たるデジタル位相同期ループの位相誤差の変化は小さく、そうでないゾーンでのデジタル位相同期ループの位相誤差変化は大きい。これらは例えば位相誤差の分散の測定によって知ることができる。ゾーン判定器39は第1の予想ゾーンの位相誤差分散であるスイッチ30の出力と第2の予想ゾーンの位相誤差分散であるデジタル位相同期ループ38内のスイッチ出力との各々の分散の時間平均をとり大小判定を行って小さい方のゾーン指示信号を出力する。スイッチ40はゾーン判定器39の出力に従って正しい予想ゾーンに設定された位相同期ループの再生クロック信号を選択してデータ判定器35に出力する。以上のように、再生信号から、2つの予想ゾーンのいずれが正しいかを判定して、その正しい方の位相同期ループにより再生クロック信号をデータ識別に採用することが可能である。

【0041】以上の一連の動作によれば、再生時のデータ識別に当該ゾーンのチャンネルクロックは不用であり、ゾーン切り換えは非常に高速に行える。

【0042】図7は本実施例のデジタル記録再生装置の周波数変換器の動作説明のための信号波形図であり、

記録時において、周波数変換器7の切り換え動作はアドレスの再生動作期間とほぼ同等以下に設定されており、(b)のように周波数変換器7はあるゾーンから次のゾーンへ変化する際にアドレスの再生期間中に周波数切り換え動作を完了する。この動作によれば、複数のゾーンにまたがって連続的に記録する場合にも不都合なく記録が実行できることになる。

【0043】

【発明の効果】以上のように本発明は、サンプリングクロックでサンプリングするアナログーデジタル変換手段と、サンプリングされた再生信号をデジタル信号処理によってデータ識別する信号処理手段を設けることにより、高速かつ安定に転送レートの変更を行うことができる。

【0044】また、そのサンプリング周波数を最外周ゾーンの転送レートよりも少し高い転送レートに対応したものとすることにより、回路の簡略化を図ることができる。

【0045】また、ゾーン変化に応じて再生時のチャンネルクロックの切り換えを非常に高速に行うことができる。

【0046】また、周波数変換手段のゾーン切り換えをアドレス部の再生期間内で終了させて記録時のゾーン切り換えをスムーズに行うことができる。

【図面の簡単な説明】

【図1】本発明の一実施例におけるデジタル記録再生装置の構成図である。

【図2】同実施例における記録フォーマット図である。

【図3】図1の第1の要部詳細図である。

【図4】図2の動作説明のための第1の信号波形図である。

【図5】図2の動作説明のための第2の信号波形図である。

【図6】図1の第2の要部詳細図である。

【図7】本発明の一実施例における周波数変換器の動作説明のための信号波形図である。

【図8】従来例の構成図である。

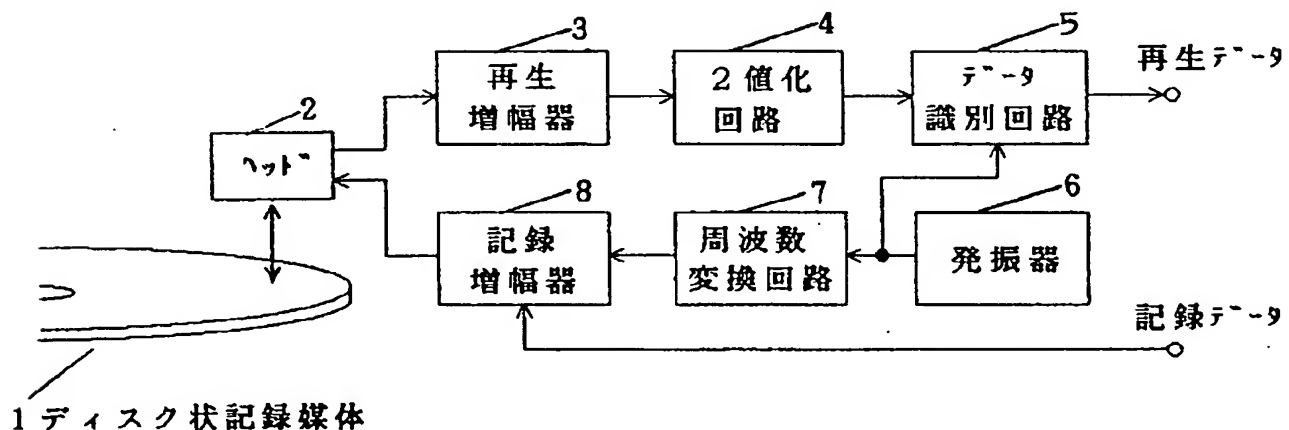
【図9】従来例の記録フォーマットである。

【図10】図8の要部詳細図である。

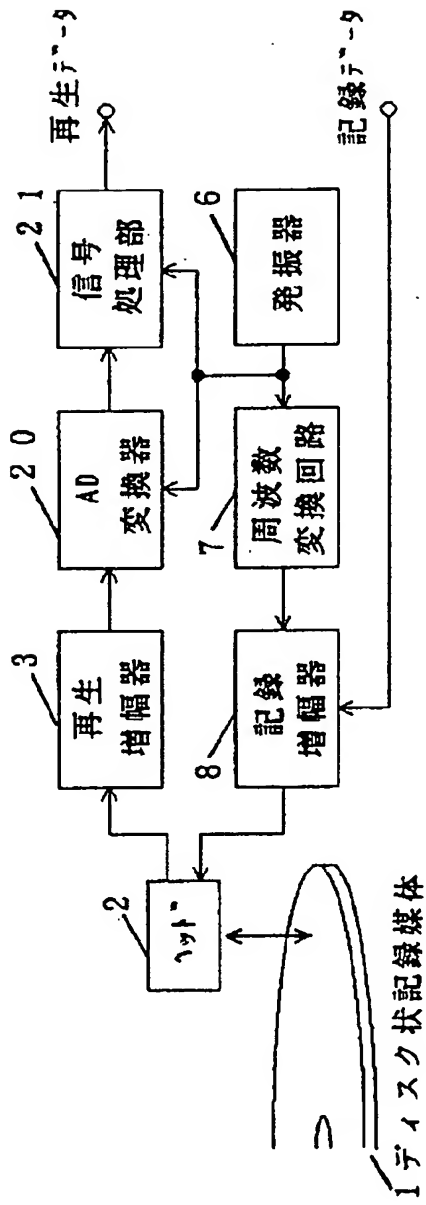
【符号の説明】

- 1 ディスク記録媒体
- 2 ヘッド
- 3 再生増幅器(手段)
- 4 2値化回路
- 5 データ識別回路(手段)
- 6 発振器(手段)
- 7 周波数変換回路(手段)
- 8 記録増幅器(手段)
- 9、30、40 スイッチ
- 10、16 位相比較器(手段)
- 11、17、31 低域濾波器
- 12、32、33 加算器
- 13、18 電圧制御発振器(手段)
- 14 データ判定器(手段)
- 15、19 分周器
- 20 アナログーデジタル変換器(手段)
- 21 信号処理部(手段)
- 22、37 位相計算器(手段)
- 23 零交差変換器
- 24、34 遅延器
- 25 位置計算ROM
- 26、36 掛算器
- 27 零交差検出器
- 28、38 デジタル位相同期ループ
- 29 減算器
- 32 数値制御発振器
- 35 データ判定器(手段)
- 39 ゾーン判定器(手段)

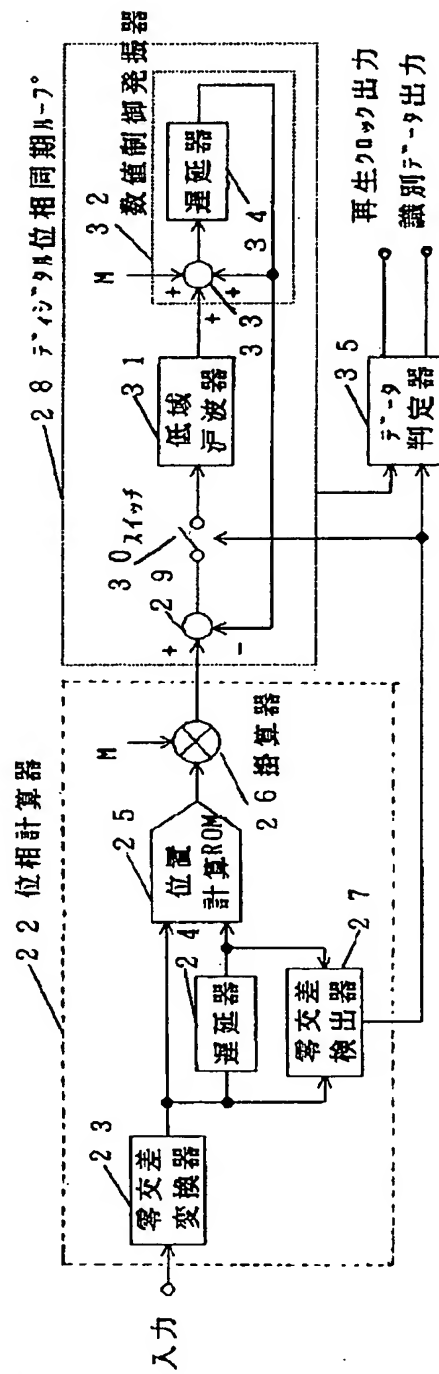
【図8】



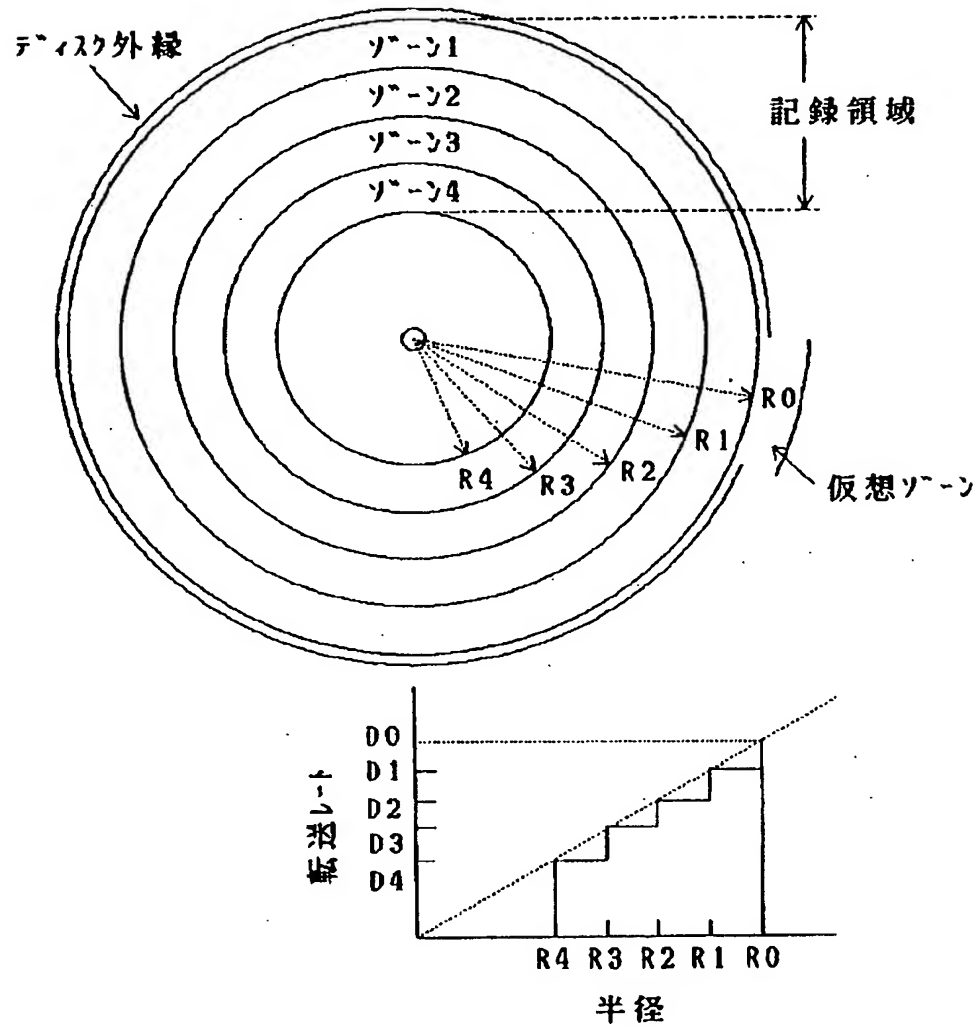
【図1】



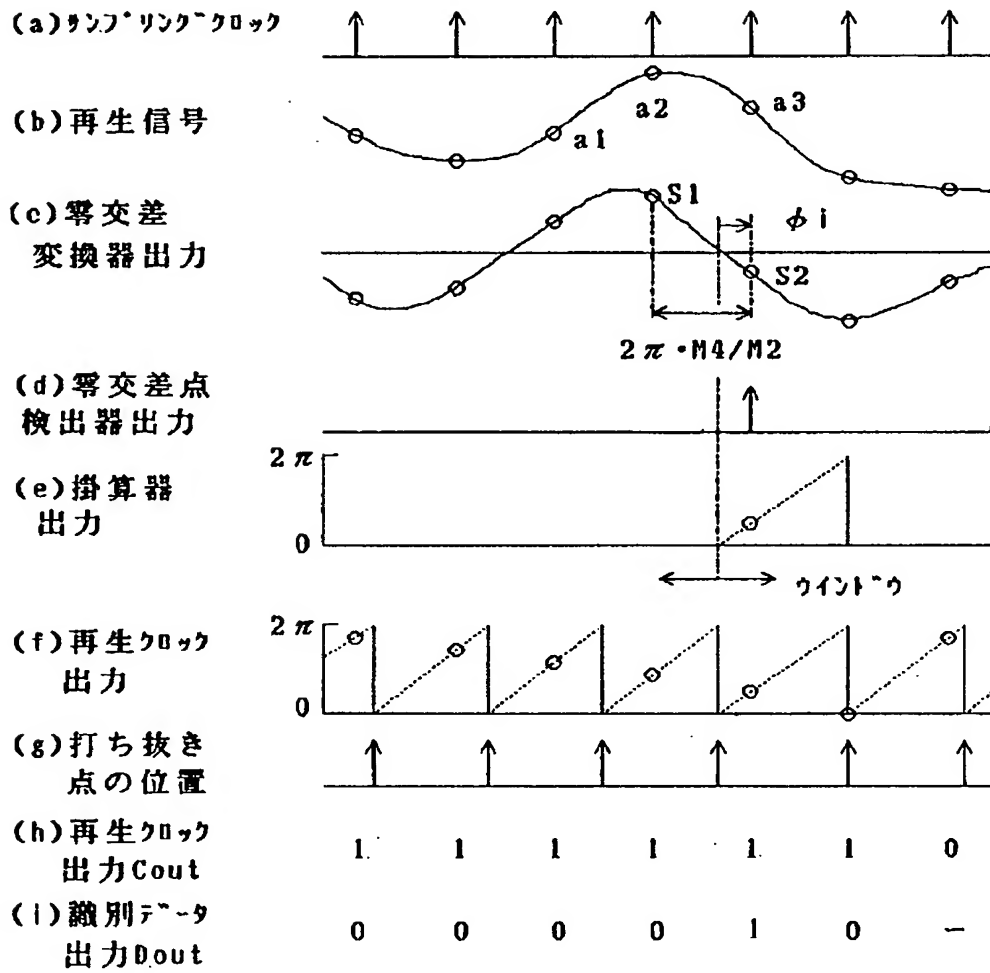
【図3】



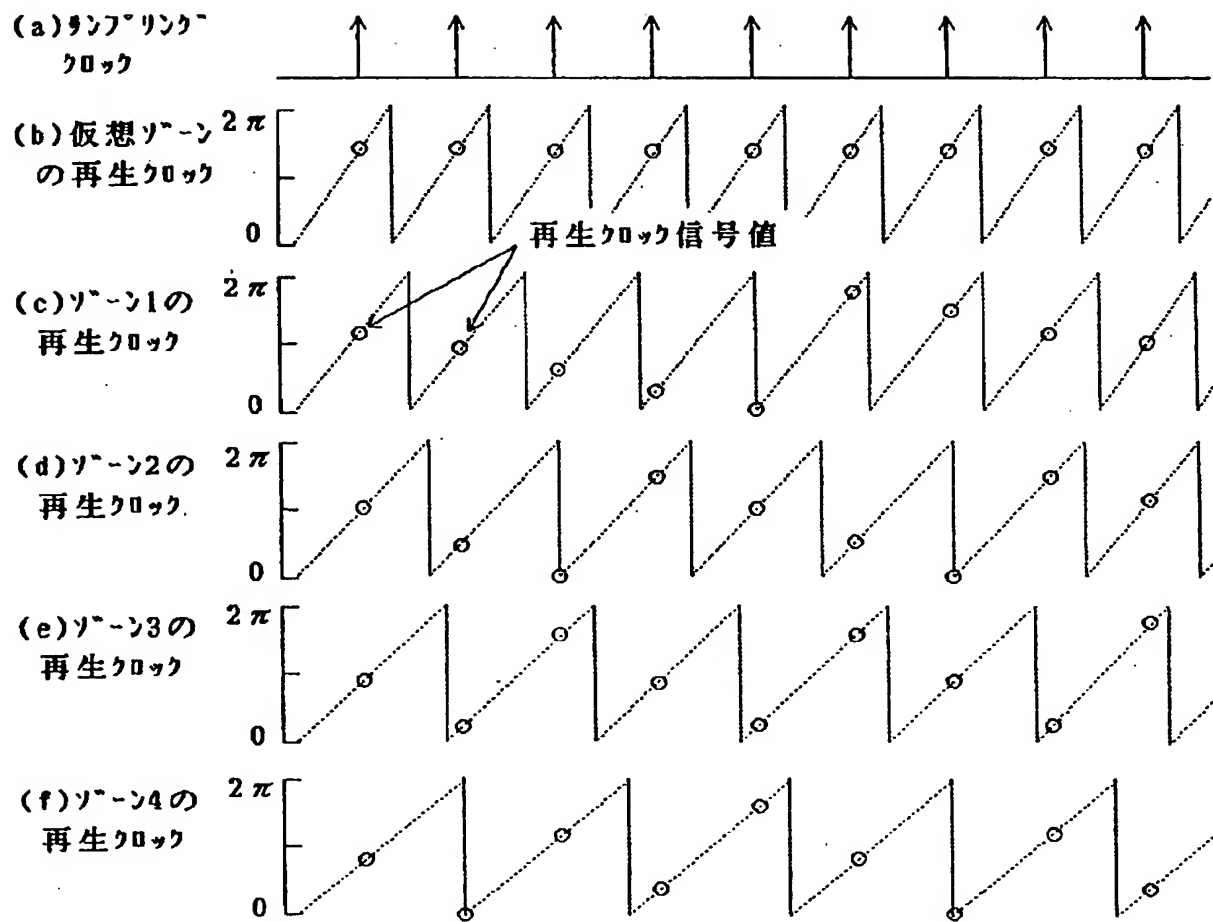
【図2】



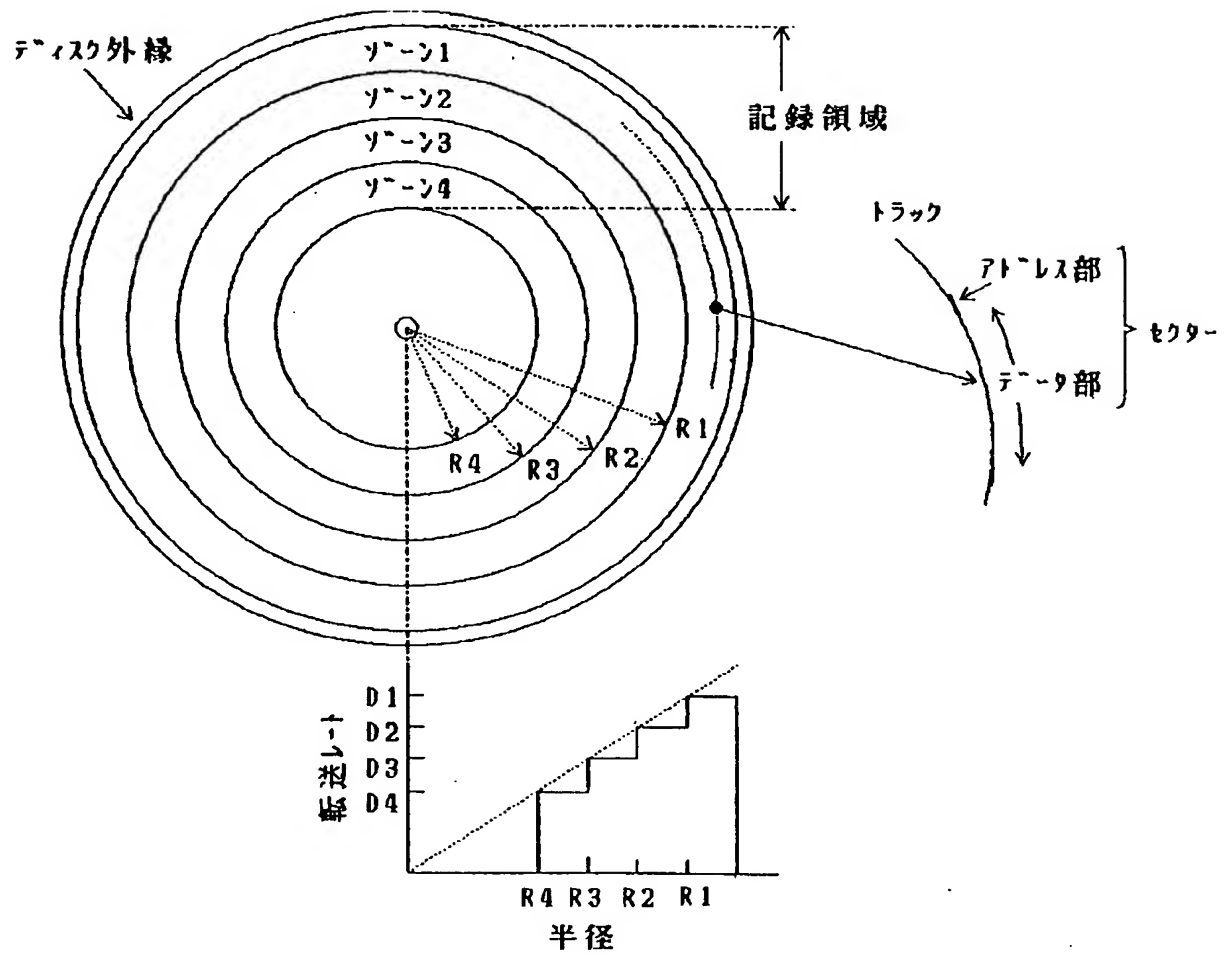
【図4】



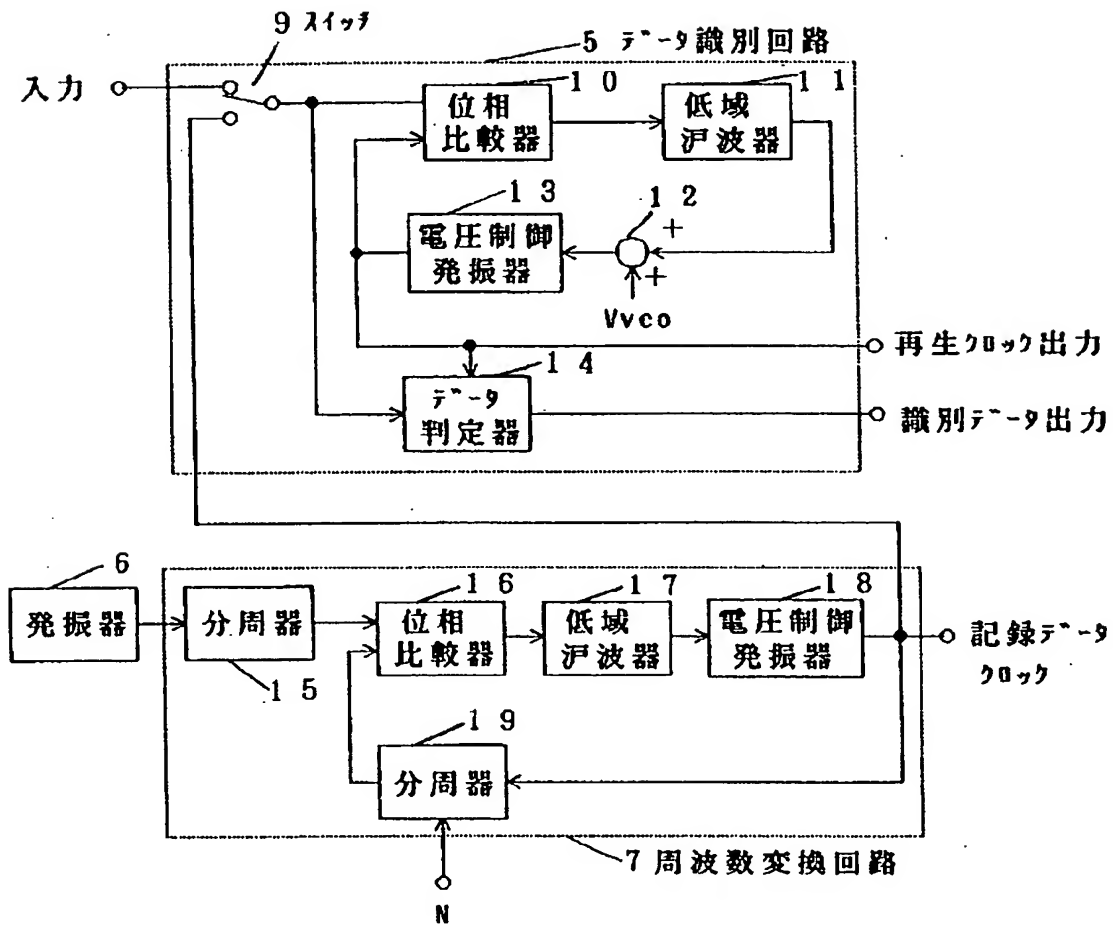
【図5】



【図9】



【図10】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-028657

(43)Date of publication of application : 05.02.1993

(51)Int.Cl. G11B 20/14

G11B 20/10

G11B 20/14

(21)Application number : 03-184522 (71)Applicant : MATSUSHITA
ELECTRIC IND CO LTD

(22)Date of filing : 24.07.1991 (72)Inventor : SHIMADA TOSHIYUKI

AOKI KAZUHIRO

KURAHASHI AKIRA

(54) DIGITAL RECORDING AND REPRODUCING DEVICE

(57)Abstract:

PURPOSE: To speed up the transfer rate changeover due to a zone change by sampling reproduced signals at a fixed frequency throughout the entire zone and by performing data identification with a digital signal processing.

CONSTITUTION: An oscillator 6 oscillates a specific frequency which is equal to or slightly higher than the channel clock frequency of the outer most zone and a frequency converting circuit 7 generates a channel clock of the zone from the output of the oscillator 6. And an analog/digital converter 20 samples reproduced signals using the output of the oscillator 6 as a sampling clock and a signal processing section 21 performs data identification based on the output of the analog/digital converter 20. Thus, the transfer rate changeover is stably done at a high speed because the reproduced signals are sampled at a fixed frequency throughout the entire zone and data identification is done by a digital signal

processing.

LEGAL STATUS [Date of request for examination] 22.09.1994

[Date of sending the examiner's decision of rejection] 18.11.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any
damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect

the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A disk-like record medium and the head which carries out record playback of the digital signal at said disk-like record medium, A playback magnification means to detect and amplify said head output at the time of playback, and an analog-to-digital conversion means to sample and output the output of said playback magnification means with the sampling clock of a specific frequency, A signal-processing means to process the output of said analog-to-digital conversion means, and to perform data discernment of a regenerative signal, The oscillation means which carries out the oscillation output of said specific sampling clock, and a frequency-conversion means to change and output the output of said oscillation means to a suitable frequency,

The digital recording regenerative apparatus characterized by having the record magnification means which drives said head and records a digital signal by using the output of said frequency conversion means as a record data clock.

[Claim 2] The record section of a disk-like record medium is a digital recording regenerative apparatus according to claim 1 with which it is divided into real good spacing to the disk radial in two or more zones, and the transfer rate of the Nth zone is characterized by being the relation of a rational-number ratio shown in (several 1) with the natural numbers M1, M2, and M3 by making an outermost periphery zone into the 1st zone.

[Equation 1]

$$\text{第 } N \text{ ゾーンの転送レート} = \frac{M1 - N \cdot M2}{M3}$$

[Claim 3] A specific sampling clock is a digital recording regenerative apparatus according to claim 2 characterized by being a frequency corresponding to the transfer rate at the time of being referred to as N= 0 in (several 1).

[Claim 4] A phase count means by which a signal-processing means calculates the relative time relation of the identification point time of day of a continuous value to a regenerative signal and sampling time of the plurality of the output of an analog-to-digital conversion means, The digital phase-locked loop which reproduces and outputs a playback clock component from said phase count

means output, It has a data judging means to judge and output discernment data from the identification point location expressed with the punching point location expressed with said digital phase-locked loop output, and said phase count means output. the phase of said digital phase-locked loop -- the digital recording regenerative apparatus according to claim 1 characterized by setting up the resolving power of said phase count means, and the free running frequency of a digital phase-locked loop so that resolving power may become fixed over all zones.

[Claim 5] A phase count means for a signal-processing means to calculate the relative time relation of identification point time of day and sampling time according to the transfer rate of two simultaneously different zones from the value which the plurality of the output of an analog-to-digital conversion means follows, and to output, Two digital phase-locked loops which reproduce and output a playback clock component respectively from two identification point topology which is said phase count means outputs, The digital recording regenerative apparatus according to claim 1 characterized by having the zone judging means which carries out the directions output of the zone which detects phase error change of said two digital phase-locked loops, judges the size of change, and corresponds to the digital phase-locked loop of the smaller one.

[Claim 6] The data judging means of a signal processing means be a digital

recording regenerative apparatus according to claim 5 which be directed with said zone judging means and characterize by have the function output by perform data discernment of a regenerative signal from the identification point location which be one [corresponding to the punching point time of day express with a digital phase-locked loop output and this / said] phase count means output .

[Claim 7] It is the digital recording regenerative apparatus according to claim 1 which sector division of the recording track of each zone is carried out at two or more sectors, and is the same as for a format of each sector, is divided into address part and data division, and is characterized by the frequency switching time of said frequency-conversion means being the playback business time amount of this sector address section, and below equivalent.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention divides especially the record section of a disk into a disk-like medium in two or more zones about the digital recording regenerative apparatus which carries out record playback of the digital signal, and relates to the digital recording regenerative apparatus of a zoning recording method to which a transfer rate is changed according to each zone.

[0002]

[Description of the Prior Art] In recent years, the researches and developments which attain high storage capacity-ization are prosperous, and the signal-processing method according to various record formats or a modulation technique is developed so that a digital recording regenerative apparatus may be looked at by a hard disk unit and the optical disk unit.

[0003] Generally, since the body of a disk fixes an angular velocity called per minute 1800 to 3600 revolutions and drives it from a viewpoint of the access time in the digital recording regenerative apparatus using a disk-like record medium, when the transfer rate of record playback is fixed, the recording density of the periphery section becomes low and recording efficiency is bad. the equipment development which adopted the zoning recording method which increase storage capacity be prosperous by make a transfer rate increase in the periphery

section , and make track recording density into about 1 law over all record sections substantially by divide the record section on a disk into two or more zones , divide each zone into a number of sectors which be different although magnitude be the same , and perform record playback as a means solve this .

[0004] About this zone number of partitions and the number of sectors of each zone, although it is the design matter of each equipment, in order for what is necessary to be just to design so that it may become fixed over all record sections highly as long as track recording density is permitted ideally, efficient equipment is obtained, so that there is much zone number of partitions.

[0005] [how the accurate record clock signal according to each zone is generated as an important point at the time of adopting such a zoning method, and] Data discernment of the regenerative signal according to each zone [how it realizes efficiently according to change of a zone, and] It is raised how when performing record playback ranging over two or more zones furthermore, a zone switch is performed smoothly, and it is necessary to take into consideration the engine performance of a record playback means enough also in the design of a record format.

[0006] An example of the above-mentioned conventional digital recording regenerative apparatus is explained referring to a drawing below.

[0007] Drawing 8 is the block diagram of the conventional digital recording

regenerative apparatus. Drawing 9 shows the record format and drawing 10 is the important section detail drawing of drawing 8 . In drawing 8 , 1 is a disk-like record medium. 2 -- for a binary-ized circuit and 5, as for an oscillator and 7, a data discrimination decision circuit and 6 are [a head and 3 / a regenerative amplifier and 4 / a frequency changing circuit and 8] record amplifier. drawing 10 -- setting -- 9 -- for a low-pass filter and 12, as for a voltage controlled oscillator and 14, a data judging machine, and 15 and 19 are [an adder, and 13 and 18 / a phase comparator, and 11 and 17 / a switch, and 10 and 16] counting-down circuits. In this drawing, the data discrimination decision circuit 5 consists of a switch 9, a phase comparator 10, the low-pass filter 11, an adder 12, a voltage controlled oscillator 13, and a data judging machine 14. Furthermore, a frequency changing circuit 7 consists of counting-down circuits 15 and 19, a phase comparator 16, a low-pass filter 17, and a voltage controlled oscillator 18. About the digital recording regenerative apparatus constituted as mentioned above, the actuation is explained below.

[0008] As first shown in drawing 9 , the record section on the disk-like record medium 1 is divided into a total of four zones so that the periphery section may be made into the 1st zone and it may make the inner circumference section the 4th zone. The radius by the side of each zone inner circumference as R1, R2, R3, and R4 The width of face is set up equally respectively, and the inner

circumference side radius of the Nth zone has become as shown in (several 2)

by making M1, M2, and M3 into the natural number.

[0009]

[Equation 2]

$$R_1 = R_1 \cdot M_1 / M_3$$

$$R_2 = R_1 - R_1 \cdot M_2 / M_3 = R_1 \cdot (M_1 - 1 \cdot M_2 / M_3)$$

$$R_3 = R_2 - R_1 \cdot M_2 / M_3 = R_1 \cdot (M_1 - 2 \cdot M_2 / M_3)$$

$$R_4 = R_3 - R_1 \cdot M_2 / M_3 = R_1 \cdot (M_1 - 3 \cdot M_2 / M_3)$$

[0010] Therefore, when the transfer rate of a zone 1 is set to 1 bit of D per

second, track recording density is set almost constant over all zones by setting

up the transfer rate of each zone, as shown in (several 3).

[0011]

[Equation 3]

$$D_2 = D_1 \cdot R_2 / R_1 = D_1 \cdot (M_1 - 1 \cdot M_2) / M_3$$

$$D_3 = D_1 \cdot R_3 / R_1 = D_1 \cdot (M_1 - 2 \cdot M_2) / M_3$$

$$D_4 = D_1 \cdot R_4 / R_1 = D_1 \cdot (M_1 - 3 \cdot M_2) / M_3$$

[0012] In drawing 8 , an oscillator 6 is an oscillator which oscillates the frequency

of the channel clock which is a write-in clock of the record data corresponding to

the transfer rate of the above D1. The frequency of the actual channel clock corresponding to this transfer rate becomes settled by the modulation technique used for record playback. In drawing 10 , a counting-down circuit 15 carries out M3 dividing of the output of an oscillator 6, and outputs it. A phase comparator 10 detects and outputs the phase contrast of the output of a counting-down circuit 15, and the output of a counting-down circuit 19, and the low-pass filter 11 carries out low-pass filtering of the output of a phase comparator 10, and outputs it. A voltage controlled oscillator 13 is an oscillator oscillated on the frequency proportional to the output voltage of the low-pass filter 11. A counting-down circuit 19 carries out dividing $(M1-N-M2)$ of the voltage controlled oscillator 18 output, and outputs it. Here, they are a phase comparator 16, the low-pass filter 17, and an electrical-potential-difference system. The phase-locked loop is constituted from an oscillator 18 and a counting-down circuit 19, and counting-down circuit 19 output frequency is equal to the frequency of the output of a counting-down circuit 15 in the state of phase simulation. namely, the transfer rate of the zone where the frequency of the output of the voltage controlled oscillator 18 which is the output of a frequency changing circuit 7 corresponds -- it is (several 3) -- it becomes the corresponding frequency.

[0013] It is used as a clock signal of record data at the time of record, and the channel clock signal acquired by the above actuation changes the division ratio

of a counting-down circuit 19 according to the corresponding zone number, and the frequency is changed and it is outputted. The record amplifier 8 drives a head 2 according to record data based on this voltage controlled oscillator 18 output, and records on the disk record medium 1. This channel clock signal is used again also for stabilization of the free running frequency of the phase-locked loop at the time of playback. At the time of playback, the recording information on the disk record medium 1 detected by the head 2 is amplified with a regenerative amplifier 3. The output of a regenerative amplifier 3 is an analog signal, and this is changed into a binary signal in the binary-ized circuit 4. In drawing 10 , although a switch 9 chooses binary-ized circuit 4 output at the time of playback of data, the output of a frequency changing circuit 7 is chosen and outputted before playback initiation, a phase comparator 10 detects and outputs the phase contrast of the output of a switch 9, and the output of a voltage controlled oscillator 13, and low-pass filtering of this phase contrast is carried out with the low-pass filter 11. The adder 2 added and outputted the voltage signal V_{vco} according to the transfer rate of an applicable zone to the low-pass filter 11, and the voltage controlled oscillator 13 was proportional to the output of an adder 12. It is the oscillator which carries out an oscillation output on a frequency. In this case, the phase-locked loop by which free running frequency is controlled by the value of V_{vco} which is one input of an adder 12 is constituted from the

phase comparator 10, a low-pass filter 11, an adder 12, and a voltage controlled oscillator 13, and it is SUITSU. The signal which synchronized with the clock component of the output of CHI 9 is acquired by the output of a voltage controlled oscillator 13 as a playback clock signal. Here, since the selection output of the output of the binary-ized circuit 4 is carried out when a phase-locked loop is in this channel clock at a synchronous condition and a regenerative signal is acquired, since the switch 9 is carrying out the selection output of the channel clock before acquiring a regenerative signal, synchronous drawing-in actuation of a phase-locked loop is performed promptly, and the malfunction of clock playback is prevented. The data judging machine 14 is a D-flip-flop which pierces said playback clock signal, considers as a clock, and makes the output of a switch 9 a data input, will perform synchronization to said playback clock signal of binary-ized data, and will output it as discernment data.

[0014]

[Problem(s) to be Solved by the Invention] By the way, when the zone which carries out record playback changes, a frequency changing circuit 7 needs to be frequency switched of such a zoning recording method. the sector which consists of address part to which the smallest unit of record playback carried out sector division of each truck in a zone, and data division of record playback -- it is -- the phase-locked loop of data discernment at the time of playback --

playback of address part, and playback of data division -- it needs to be given before the channel clock of an applicable zone reproduces an applicable sector also to any, since synchronous drawing-in actuation is required. In order to record data after carrying out address playback of that object sector at the time of record, the significance of a frequency switch rate is lower than the time of playback, but since the clock of record data itself will be generated in this case, the jitter showing that signal quality needs to be small enough.

[0015] However, although the time amount which the frequency change of the frequency changing circuit 7 accompanying this zone switch takes is so small [that the frequency band of the phase-locked loop in a frequency changing circuit 7 is large] good, the jitter has the consistent property of becoming large. Therefore, with a configuration like above-mentioned before, the time amount which a frequency switch takes was large, or it did not perform record playback during this switch period, two frequency changing circuits 7 were formed and it had taken the approach of generating beforehand the channel clock of the frequency corresponding to the zone expected next.

[0016] However, such an approach had the technical problem that complicated control and circuit magnitude was enlarged further.

[0017] This invention offers a digital recording regenerative apparatus with the very high-speed frequency conversion at the time of playback by high stability in

view of the technical problem of the above-mentioned conventional digital recording regenerative apparatus.

[0018] ***** of the channel clock to the phase-locked loop which was still more nearly required before playback is made unnecessary, and improvement in the engine performance is aimed at.

[0019]

[Means for Solving the Problem] The head to which the digital recording regenerative apparatus of this invention carries out record playback of the digital signal at a disk-like record medium and said disk-like record medium, The regenerative amplifier which detects and amplifies said head output at the time of playback, and an analog-to-digital conversion means to sample and output said regenerative amplifier output with the sampling clock of a specific frequency, A signal-processing means to process the output of said analog-to-digital conversion means, and to perform data discernment of a regenerative signal, The oscillation means which carries out the oscillation output of said specific sampling clock, and a frequency-conversion means to change and output the output of said oscillation means to a suitable frequency, It is the digital recording regenerative apparatus equipped with the record magnification means which drives said head by using the output of said frequency conversion means as a record data clock, and records a digital signal.

[0020]

[Function] This invention can realize unnecessary data discernment of switching time by high stability by performing data discernment by digital signal processing by fixed sampling, and making this sampling frequency fixed over all zones by the above-mentioned configuration.

[0021] Similarly, since the input of a channel clock is unnecessary, the allowances for reading time amount of address part are acquired to frequency switching time to generation of the channel clock by the frequency conversion means at the time of record, and even if a zone switch is required in the middle of record, it becomes possible to perform record playback continuously at regenerative-signal processing.

[0022] Moreover, simplification of a signal-processing means is attained by making the frequency of this fixed sampling a little higher than the transfer rate of an outermost zone.

[0023]

[Example] The digital recording regenerative apparatus of the example of this invention is explained below, referring to a drawing.

[0024] Drawing 1 shows the basic configuration of the digital recording regenerative apparatus in one example of this invention. Drawing 2 is [the 1st important section detail drawing, drawing 4 , and drawing 5 of drawing 1 of the

record format and drawing 3] a signal waveform diagram for the explanation of operation.

[0025] In drawing 1 , 20 is an analog-to-digital converter and 21 is the signal-processing section. In drawing 3 , 22 is a phase calculator. 23 -- a zero crossover converter, and 24 and 34 -- a delay machine and 25 -- the location count ROM and 26 -- a multiplier and 27 -- a zero crossover detector and 28 -- for a switch and 31, as for a numerical-control oscillator and 33, a low-pass filter and 32 are [a digital phase-locked loop and 29 / a subtractor and 30 / an adder and 35] data judging machines. What has the function same about each above component as drawing 8 and the conventional example of drawing 10 gives the same number, and omits the explanation.

[0026] About the digital recording regenerative apparatus constituted as mentioned above, the actuation is explained to the concrete configuration list using drawing 1 , drawing 2 , drawing 3 , drawing 4 , and drawing 5 below.

[0027] First, the record format shown in drawing 2 is fundamentally the same as that of the conventional example, and the actuation of the frequency converter 7 in drawing 1 of it is also the same as that of the conventional example except for the relation between clock frequency and a division ratio. Therefore, although the transfer rate of each zone is given by (several 3), it is in a point of difference considering the 0th zone of imagination on the outside to the pan of the

outermost periphery, and making the channel clock frequency corresponding to 0 bit of D the oscillation frequency of an oscillator 6 transfer rate per second at that time. the division ratio corresponding to the counting-down circuits 15 and 19 of drawing 10 [as opposed to the 0th zone at this time] -- and (M3+1) (M1+1) -- it is -- the transfer rate corresponding to each zone becomes the rational-number ratio given by (several 4).

[0028]

[Equation 4]

$$D_1 = D_0 \cdot M_1 / (M_3 + 1)$$

$$D_2 = D_0 \cdot (M_1 - 1 \cdot M_2) / (M_3 + 1)$$

$$D_3 = D_0 \cdot (M_1 - 2 \cdot M_2) / (M_3 + 1)$$

$$D_4 = D_0 \cdot (M_1 - 3 \cdot M_2) / (M_3 + 1)$$

[0029] Even if it gives a channel clock in this way, since the frequency of an oscillator 6 is $1/(M_3+1)$ M3 time compared with the conventional example, the transfer rate of each zone is the same.

[0030] At the time of playback, first, the ANAROKU-digital transducer 20 samples the output of a regenerative amplifier 3 with the sampling clock of the

frequency of the channel clock corresponding to the transfer rate of said 0th imagination zone, and changes and outputs it to a digital signal. By considering the output of an analog-to-digital converter 20 as an input, by digital signal processing, the signal-processing section 21 performs data discernment, and outputs the result. Data discernment is possible by sampling a regenerative signal with the sampling clock of fixed frequency by this approach (for example, refer to "digital data discernment of optical-magnetic disc equipment" (the Institute of Electronics, Information and Communication Engineers, the 3rd digital-signal-processing symposium, Atami, October, 1989) besides Shimada).

Drawing 4 is a signal waveform diagram for the explanation of operation, and data discernment is carried out so that the example which used the NRZ (2 7) modulation for record playback in the optical disk unit may be shown, the forward peak point of a regenerative signal may correspond to 1 of a record sign and other points may correspond to 0. First, as shown in drawing 4 (b), a regenerative signal is sampled considering the output of the oscillator 6 as shown in (a) by the analog-to-digital converter 20 as a sampling clock. The zero crossover converter 23 takes the difference of the sampled result, and as shown in (c), it outputs it. Therefore, it corresponds to the point that the zero crossing of the output of the zero crossover converter 23 is identified as a sign 1. The delay machine 24 is delayed by one sampling clock, and outputs the output of the zero

crossover converter 23, and the zero crossover detector 27 outputs the detection result Det as shows I/O of the delay machine 24 respectively to S1 and S2, then (d) according to (several 5).

[0031]

[Equation 5]

$$\text{Det} = \begin{array}{ll} S1 \leq 0 \text{ かつ } S2 > 0 \text{ の時、} & 1 \\ \text{上記以外の時、} & 0 \end{array}$$

[0032] the location count ROM 25 is read and is shown in drawing 4 (c) by considering S1 which is the output of S2 and the delay machine 24 which is exclusive memory and is an output of the zero crossover converter 23 as an address input -- as -- a sampling period -- the location of 1 and a zero crossing -- 0 -- carrying out -- the location of the sampling time of S2 -- straight-line approximation -- carrying out (several 6) -- the data to realize are outputted.

[0033]

[Equation 6]

$$\frac{S2}{S2 - S1}$$

[0034] Since conventional-time spacing of clock playback here of a regenerative signal is spacing of a channel clock, it makes this 2pi radian. Although the sampling period is fixed in all zones at this time, channel clocks differ and it is

expressed with (several 7) the sampling period phis radian in the Nth zone.

[0035]

[Equation 7]

$$\phi_s = 2\pi \cdot \frac{DN}{D_0} = 2\pi \cdot \frac{M_1 - (N-1) \cdot M_2}{M_3 + 1}$$

[0036] a multiplier 26 makes the time amount location of the sampling time of S2 when making the location of a zero crossing into zero radian phase value phii radian (several 8) -- like (several 6) -- phis of (several 7) is multiplied by it and outputted (drawing 4 (e)).

[0037]

[Equation 8]

$$\frac{S_2}{S_2 - S_1} \cdot \phi_s = 2\pi \cdot \frac{M_1 - (N-1) \cdot M_2}{M_3 + 1} \cdot \frac{S_2}{S_2 - S_1}$$

[0038] As mentioned above, the phase calculator 22 consists of a zero crossover converter 23, a delay machine 24, and the location count ROM 25, a multiplier 26 and the zero crossover detector 27, and outputs phii which is the discernment inspection appearance result Det and an identification point phase. These are outputted to the digital phase-locked loop 28. The digital phase-locked loop 28 consists of the subtractor 29, a switch 30, a low-pass filter 31, and an adder 33

and the numerical-control oscillator 32 which consists of delay machines 34, and first, a switch 30 outputs the output of a subtractor 29, when Det is 1, a subtractor 29 is a phase comparator which outputs the difference of ϕ_{ii} and playback clock phasing signal ϕ_{ir} , and it is in a release condition at the time of 0. The low-pass filter 31 carries out low-pass filtering, and outputs the output of a switch 30. Now, as shown in drawing 5 (a), the clock component of a regenerative signal when the frequency of a sampling clock is equal to the channel clock of the zone concerned will become what synchronized with the sampling clock mostly as shown in drawing 5 (b), if the loose time-axis fluctuation generated by record playback is disregarded. However, ϕ_{ir} this sampling frequency of whose is the clock component of a regenerative signal since channel clock spacing is highly defined as a phase value of 2π radian in all zones rather than a channel clock changes, as shown in drawing 5 (c) - (f). An adder 33 outputs the remainder which adds $(2\pi - \phi_{is})$ as the output of the low-pass filter 31, the output of the delay machine 34, and a constant corresponding to a zone, and sets law to 2π . One clock of delay machines 34 is delayed, and they output an adder 33. Therefore, the free running frequency of the numerical-control oscillator 32 which consists of an adder 33 and a delay machine 34 becomes equal to the frequency of a channel clock. Namely, the free running frequency of the digital phase-locked loop 28 is a frequency of a

channel clock, the frequency switch to each zone can be set up by $(2\pi\text{-}\phi_{\text{is}})$, and a very high-speed switch is possible for it. ϕ_{ii} calculated when a zero crossing occurs by the zero crossover detection result Det is inputted into a phase-locked loop 28 by actuation of a switch 30, and playback clock phasing signal ϕ_{ir} is obtained by the output of the delay machine 34. That is, the digital phase-locked loop 28 confirms the output of a multiplier 26, when the output Det of the zero crossover detector 27 is 1, and it outputs a playback clock signal for this like drawing 4 (f) in interpolation and the form which carries out low-pass filtering. At every generating (drawing 4 (g)) of the punching point shown in a playback clock phasing signal, the data judging machine 35 sets the playback clock output Cout to 1, as drawing 4 (h) shows the generating. As the other time is outputted as 0, and it judges whether the identification point shown by Det=1 is in the window shown in the punching point location as for close and is shown by drawing 4 (i) When close is and 1 and close are not, 0 will be outputted as discernment data output Dout. (2 Seven) In a modulation, although the minimum value of the sampling frequency in the data discernment by digital signal processing is the frequency of the channel clock In this case, although it has the trouble that it becomes impossible for the number of a punching point to become larger than the number of a sampling, and to express that output Cout by 1 bit, and circuit magnitude becomes large if loose time-axis fluctuation of record

playback is taken into consideration Since the frequency of that sampling clock is a frequency slightly higher than the channel bit of an outermost periphery zone in this example, this problem is avoided.

[0039] Since what is necessary is just to perform a free-running-frequency switch of a digital phase-locked loop about the change of the transfer rate at the time of playback as mentioned above by preparing the signal-processing section which samples with the sampling clock of immobilization of a regenerative signal, and performs data discernment by digital signal processing according to the digital recording regenerative apparatus of this example, the data identification unit which changes a transfer rate into stability at high speed can be offered. In addition, it may consider as difference twice at a zero crossover converter, or you may have an option, such as adding some threshold amendment not according to an exact zero crossover but according to record reproducing characteristics, and various formats are possible according to the modulation technique of record playback.

[0040] Next drawing 6 is the 2nd detail drawing of the signal-processing section 21 of drawing 1 , and, for a multiplier and 37, as for the 2nd digital phase-locked loop and 39, a phase calculator and 38 are [36 / a zone judging machine and 40] switches in drawing. Since the location of the outline over the disk-like record medium 1 of a head 2 is generally easy for the controller of equipment to

get to know, what is necessary will be just to judge any of the two zones the zones where the regenerative signal after access to the object sector belongs at the time of record playback actuation are in general. In drawing 6 , the multiplier of a multiplier 36 is set as the 2nd anticipation zone to the multiplier of the 1st anticipation zone set up with a multiplier 26. Free running frequency is set as said 1st anticipation zone, and, as for the digital phase-locked loop 28, the digital phase-locked loop 38 performs the same actuation as the digital phase-locked loop 28 except for the point that free running frequency is set as said 2nd anticipation zone. Therefore, change of the phase error of the digital phase-locked loop which is equivalent to the zone concerned of a regenerative signal is small, and phase error change of the digital phase-locked loop in the zone which is not so is large. These can be known by measurement of distribution of for example, a phase error. The zone judging machine 39 takes the time average of each distribution of the output of the switch 30 which is the phase error variance of the 1st anticipation zone, and the switch output in the digital phase-locked loop 38 which is the phase error variance of the 2nd anticipation zone, performs a size judging, and outputs the zone indication signal of the smaller one. A switch 40 chooses the playback clock signal of the phase-locked loop set as the right anticipation zone according to the output of the zone judging machine 39, and outputs it to the data judging machine 35. As

mentioned above, they are able for any of two anticipation zones to judge whether it is the right, and to adopt a playback clock signal as data discernment by the phase-locked loop of the right direction from a regenerative signal.

[0041] According to a series of above actuation, the channel clock of the zone concerned is unnecessary to the data discernment at the time of playback, and a zone switch can be dramatically performed at a high speed.

[0042] Drawing 7 is a signal waveform diagram for explanation of the frequency converter of the digital recording regenerative apparatus of this example of operation, switch actuation of a frequency converter 7 is mostly set to below equivalent with the playback actuation period of the address at the time of record, and as shown in (b), in case a frequency converter 7 changes from a certain zone to the next zone, it completes frequency switch actuation during the playback period of the address. According to this actuation, also when recording continuously ranging over two or more zones, record can be performed without inconvenience.

[0043]

[Effect of the Invention] This invention can change a transfer rate into a high speed and stability as mentioned above by establishing an analog-to-digital conversion means to sample with a sampling clock, and the signal-processing means which carries out data discernment of the sampled regenerative signal by

digital signal processing.

[0044] Moreover, simplification of a circuit can be attained by having corresponded the sampling frequency to the transfer rate somewhat higher than the transfer rate of an outermost periphery zone.

[0045] Moreover, according to zone change, the channel clock at the time of playback can be dramatically switched to a high speed.

[0046] Moreover, a zone switch of a frequency-conversion means can be terminated within the playback period of address part, and the zone switch at the time of record can be performed smoothly.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram of the digital recording regenerative apparatus in one example of this invention.

[Drawing 2] It is record format drawing in this example.

[Drawing 3] It is the 1st important section detail drawing of drawing 1 .

[Drawing 4] It is the 1st signal waveform diagram for explanation of drawing 2 of operation.

[Drawing 5] It is the 2nd signal waveform diagram for explanation of drawing 2 of operation.

[Drawing 6] It is the 2nd important section detail drawing of drawing 1 .

[Drawing 7] It is a signal waveform diagram for explanation of the frequency converter in one example of this invention of operation.

[Drawing 8] It is the block diagram of the conventional example.

[Drawing 9] It is a record format of the conventional example.

[Drawing 10] It is the important section detail drawing of drawing 8 .

[Description of Notations]

1 Disk Record Medium

2 Head

3 Regenerative Amplifier (Means)

4 Binary-ized Circuit

5 Data Discrimination Decision Circuit (Means)

6 Oscillator (Means)

7 Frequency Changing Circuit (Means)

8 Record Amplifier (Means)

9, 30, 40 Switch

10 16 Phase comparator (means)

11, 17, 31 Low-pass filter

12, 32, 33 Adder

13 18 Voltage controlled oscillator (means)

14 Data Judging Machine (Means)

15 19 Counting-down circuit

20 Analog-to-digital Converter (Means)

21 Signal-Processing Section (Means)

22 37 Phase calculator (means)

23 Zero Crossover Converter

24 34 Delay machine

25 Location Count ROM

26 36 Multiplier

27 Zero Crossover Detector

28 38 Digital phase-locked loop

29 Subtractor

32 Numerical-Control Oscillator

35 Data Judging Machine (Means)

39 Zone Judging Machine (Means)